

?s pn=jp 10068955  
S4 1 PN=JP 10068955  
?type 4/5/1

4/5/1

DIALOG(R)File 352:DERWENT WPI  
(c)1999 Derwent Info Ltd. All rts. reserv.

011809141 \*\*Image available\*\*

WPI Acc No: 98-226051/199820

XRPX Acc No: N98-179535

Structure of LCD element - includes pillar-like spacer between source and counter electrodes in which dielectric layer is formed, to store voltage supplied to pixel electrode

Patent Assignee: TOSHIBA KK (TOKE )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No Kind Date Applcat No Kind Date Main IPC Week

JP 10068955 A 19980310 JP 96228263 A 19960829 G02F-001/1339 199820 B

Priority Applications (No Type Date): JP 96228263 A 19960829

Patent Details:

Patent Kind Lan Pg Filing Notes Application Patent

JP 10068955 A 11

Abstract (Basic): JP 10068955 A

The structure includes a TFT (17) with a source electrode (27) which is provided on an array substrate (10). A pillar-like spacer (40) is formed on an opposing substrate (12) between counter electrode (23) and the source electrode. One end of the spacer is connected to the counter electrode.

The other end of the spacer is connected to the source electrode through orientation and protective films (24,25). A dielectric column (42) is formed in the spacer which acts as capacitor to store voltage applied to pixel electrode (28).

ADVANTAGE - Exhibits favourable display quality. Improves contrast rate. Maintains cell gap, suitably.

Dwg.2/6

Title Terms: STRUCTURE; LCD; ELEMENT; PILLAR; SPACE; SOURCE; COUNTER; ELECTRODE; DIELECTRIC; LAYER; FORMING; STORAGE; VOLTAGE; SUPPLY; PIXEL;

ELECTRODE

Derwent Class: P81; U14

International Patent Class (Main): G02F-001/1339  
International Patent Class (Additional): G02B-005/20; G02F-001/1335;  
G02F-001/1343; G02F-001/136  
File Segment: EPI; EngPI

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-68955

(43) 公開日 平成10年(1998)3月10日

(51)Int.Cl.	識別記号	庁内整理番号	F I	技術表示箇所	
G 02 F	1/1339	5 0 0	G 02 F	1/1339	5 0 0
G 02 B	5/20	1 0 1	G 02 B	5/20	1 0 1
G 02 F	1/1335	5 0 5	G 02 F	1/1335	5 0 5
	1/1343			1/1343	
	1/136	5 0 0		1/136	5 0 0
審査請求 未請求 請求項の数 9 O.L. (全 11 頁)					

(21)出願番号 特願平8-228263

(22)出願日 平成8年(1996)8月29日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 長谷川 励

神奈川県横浜市磯子区新磯子町33番地 株式会社喜芝生産技術研究所内

(72)発明者 森 実

神奈川県横浜市磯子区新磯子町33番地 株式会社東芝生産技術研究所内

(72)發明者 上浦 記彌

神奈川県横浜市磯子区新磯子町33番地 株  
式会社東芝牛乳技術研究所内

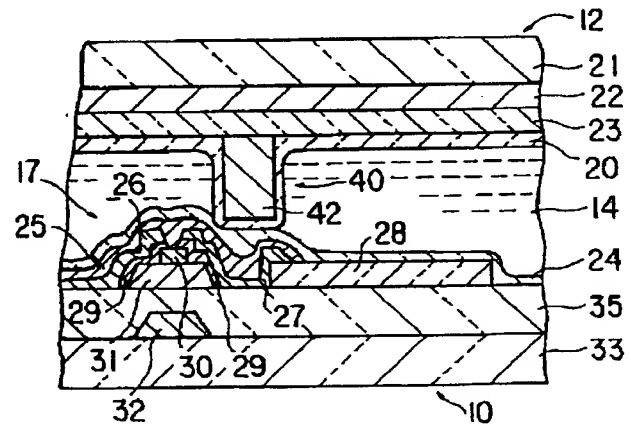
(74)代理人 弗理士 鉴江 武康 (外6名)

(54) 【発明の名称】 液晶表示素子

(57) [要約]

【課題】外力が作用した場合でもセルギャップを均一に維持できるとともに、開口率およびコントラストが高く、表示品位も良好な液晶表示素子を、安価に提供することを目的とする。

【解決手段】アレイ基板10に設けられた TFT17のソース電極27と、対向基板12上の対向電極23との間には、柱状スペーサ40が設けられている。柱状スペーサは、対向電極に接触した一端と、配向膜20、24、および保護膜25を介してソース電極27に接触した他端と、を有する柱体42を備え、画素電極28に印加された電圧を保持するための補助容量として機能する。



## 【特許請求の範囲】

【請求項 1】画素電極、および上記画素電極を駆動するスイッチング素子を有する第1の基板と、対向電極を有し上記第1の基板に対向配置された第2の基板と、上記第1および第2の基板間に封入された液晶層と、を備え、上記スイッチング素子と対向電極とが対向する領域に、誘電体層を含み補助容量を形成する柱状スペーサを設けたことを特徴とする液晶表示素子。

【請求項 2】上記画素電極は上記スイッチング素子上に延出した延出部を有し、上記柱状スペーサは、上記延出部と対向電極との間に設けられていることを特徴とする請求項1に記載の液晶表示素子。

【請求項 3】上記対向基板は、対向電極と対向して設けられたカラーフィルタを備え、上記柱状スペーサは、上記カラーフィルタから延出しているとともにカラーフィルタ材料を積層して形成された柱体を有し、上記柱体の延出端は、誘電体層を介して上記画素電極の延出部に接触していることを特徴とする請求項2に記載の液晶表示素子。

【請求項 4】画素電極、およびソース電極を介して上記画素電極に電気的に接続されたスイッチング素子を有する第1の基板と、

対向電極を有し上記第1の基板に対向配置された第2の基板と、

上記第1および第2の基板間に封入された液晶層と、を備え、

上記ソース電極と対向電極とが対向する領域に、誘電体層を含み補助容量を形成する柱状スペーサを設けたことを特徴とする液晶表示素子。

【請求項 5】上記柱状スペーサは、上記対向電極から延出しているとともに導電体により形成された柱体を有し、上記柱体の延出端は、誘電体層を介して上記ソース電極に接触していることを特徴とする請求項4に記載の液晶表示素子。

【請求項 6】上記柱状スペーサは、誘電体層を介して上記ソース電極に接触した一端と、誘電体層を介して上記対向電極に接触した他端とを有する柱体を備えていることを特徴とする請求項4に記載の液晶表示素子。

【請求項 7】上記柱状スペーサは、上記ソース電極から延出しているとともに導電体により形成された柱体を有し、上記柱体の延出端は、誘電体層を介して上記対向電極に接触していることを特徴とする請求項4に記載の液晶表示素子。

【請求項 8】上記対向基板は、対向電極と対向して設けられたカラーフィルタを備え、上記柱状スペーサは、上記カラーフィルタから延出しているとともにカラーフィルタ材料を積層して形成された柱体を有し、上記柱体の延出端は、誘電体層を介して上

記ソース電極に接触していることを特徴とする請求項4に記載の液晶表示素子。

【請求項 9】上記誘電体層は、上記スイッチング素子および画素電極を覆った配向膜と、上記対向電極を覆った配向膜と、を含んでいることを特徴とする請求項1ないし8のいずれか1項に記載の液晶表示素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、液晶表示素子に関する。

## 【0002】

【従来の技術】一般に、液晶表示素子は、それぞれ電極が形成されているとともに互いに対向した1組の基板を有し、これらの基板間には、液晶層が封入されている。1組の基板は、所定の隙間（セルギャップ）を置いて対向しており、このセルギャップは、液晶表示素子の表示特性に重大な影響を及ぼす。すなわち、液晶表示素子の全面にわたってセルギャップが均一でない場合、色むら、表示むら、干渉縞の発生など表示品位劣化の原因となる。近年、液晶表示素子の高精細化、大容量表示化にともない、従来より大きな面積に亘ってセルギャップを高精度に均一に保つことが必要となっている。

【0003】従来、セルギャップを均一に保つために、一方の基板上にスペーサ粒子を散布し、この基板上に他方の基板を対向配置している。しかし、スペーサの分布密度のばらつきやスペーサの塊により、セルギャップが不均一になるという問題がある。また、散布されたスペーサが画素上に存在すると、スペーサが光シャッターとしての機能を果たさないために、コントラストの低下を引き起こすという問題がある。

【0004】更に、スペーサの散布密度の低い部分を指等で押すことにより外力が作用すると、セルギャップが著しく減少し種々の問題が生じる。例えば、液晶配向（特にスマートディック層の液晶配向）が乱れたり、スペーサが変形あるいは割れて周辺の配向膜を破壊したり、対向する基板間で短絡して表示不良となったり、薄いガラス基板（厚さ約0.7mm以下）を用いるときにはガラス基板が破損したりすることがある。

【0005】この様な問題を解決するものとして、特開平1-134336号に示されているような液晶表示素子が提供されている。この液晶表示素子は、表面に画素電極、配線等をマトリックス状に形成したアレイ基板上に配向膜を形成し、この配向膜上にフォトリソグラフィ等によって柱状スペーサを形成し、次に他方の基板を対向配置した構成を有している。上記のような柱状スペーサは、フォトリソグラフィにより形成されるため、非画素部に均一な分布密度で所望の形状に形成することが可能となる。

## 【0006】

【発明が解決しようとする課題】スペーサ粒子を散布す

る方法では、散布されたスペーサ粒子の90%以上が基板上に落下し、セルギャップ保持のために利用される。言い換えれば、基板間に挟まれるスペーサ粒子とほぼ同量のスペーサ粒子を散布すればよい。

【0007】ところが、柱状スペーサをフォトリソグラフィにより形成する場合、基板全面に感光性樹脂を塗布し、露光後現像を行う。そして、柱状スペーサが形成される部分以外の感光性樹脂は、現像液に溶かされ、廃棄される。100ミクロン角の画素に5ミクロン角の柱状スペーサを形成する場合、基板上に塗布された感光性樹脂の約0.25%が柱状スペーサとなり利用されるが、残りの99.75%は利用されず廃棄される。このように、柱状スペーサは材料（感光性樹脂）の利用効率が極めて低いため、製造コストが増加するという深刻な問題がある。

【0008】一方、薄膜トランジスタ（以下、TFTと称する）を用いた液晶表示素子においては、液晶分子を保持駆動させるため、画素毎に補助容量（Cs：ストレージキャパシターともいう）と呼ばれるコンデンサーが形成されている。この補助容量は、画素電極と補助容量線（Cs線）とこれらの間に挟まれた絶縁体で構成されている。

【0009】補助容量線は、信号線やゲート線と同様に、液晶セルの外部まで引き出され、半導体スイッチング素子の形成された第1の基板と対向する第2の基板上の対向電極と同電位が与えられる。

【0010】液晶表示素子の開口率を向上するために補助容量線を細くすると、補助容量に蓄積される電荷量が減少してしまう。そのため、補助容量線は細くすることができます、補助容量線による開口率の低下が問題となっている。また、配線抵抗を下げるために、補助容量線としてアルミニウムやクロム等の不透明なメタル配線を用いた場合、液晶表示素子の開口率を下げる要因となる。

【0011】更に、補助容量線がゲート線や信号線と短絡して表示欠陥を生じることもあり問題となっている。特に、補助容量線と信号線とが交差する部分は画素数とほぼ同数あるため、これらの交差部分で短絡する確率が高い。補助容量線と信号線との短絡はC-Sショートと呼ばれ、TFTアレイの不良の主原因となっている。

【0012】一方、補助容量線上に画素電極を形成した場合、画素電極表面には凹凸が形成され、この段差部分で液晶の配向不良が生じるという問題がある。特に、液晶材料として、スマートディスプレイである強誘電性液晶（FLC）、反強誘電性液晶（AFLC）、ディスチード・ヘリカル・フェロエレクトリック・液晶（DHF）、ツイステッド・フェロエレクトリック液晶（TFLC）などを用いた場合、深刻な問題となる。

【0013】この発明は以上の問題点に鑑みなされたもので、その目的は、セルギャップムラがなく、外部から局所的な力が作用した場合でも表示不良を生じることが

なく、またC-Sショート及びゲート線一補助容量線間のショートのない、高開口率で良好な表示品位を有する液晶表示素子を提供することにある。

#### 【0014】

【課題を解決するための手段】上記目的を達成するため、請求項1に係るこの発明の液晶表示素子は、画素電極、および上記画素電極を駆動するスイッチング素子を有する第1の基板と、対向電極を有し上記第1の基板に対向配置された第2の基板と、上記第1および第2の基板間に封入された液晶層と、を備え、上記スイッチング素子と対向電極とが対向する領域に、誘電体層を含み補助容量を形成する柱状スペーサを設けたことを特徴としている。

【0015】また、請求項4に係るこの発明の液晶表示素子は、画素電極、およびソース電極を介して上記画素電極に電気的に接続されたスイッチング素子を有する第1の基板と、対向電極を有し上記第1の基板に対向配置された第2の基板と、上記第1および第2の基板間に封入された液晶層と、を備え、上記ソース電極と対向電極とが対向する領域に、誘電体層を含み補助容量を形成する柱状スペーサを設けたことを特徴としている。

【0016】上記のように構成された液晶表示素子によれば、画素電極の領域では、画素電極（導体）、液晶分子（誘電体）、対向電極（導体）からなる液晶コンデンサが形成されている。

【0017】また、柱状スペーサは、スイッチング素子あるいはスイッチング素子のソース電極と対向電極との間を延び、第1および第2の基板間のセルギャップを維持するとともに、一端部がソース電極に接触し他端部が対向電極に接触しているため、補助容量としても機能する。

【0018】すなわち、柱状スペーサの設けられたスイッチング素子の領域では、ソース電極（導体）、誘電体層、対向電極（導体）からなる柱コンデンサが形成されている。そして、画素電極とソース電極とは電気的に接続され同電位であるため、柱コンデンサは上述した液晶コンデンサと並列に接続された状態となっている。従って、柱コンデンサ、つまり、柱状スペーサは、補助容量として作用する。

【0019】そのため、液晶表示素子の保持駆動のために設けられていた補助容量線が不要となり、ゲート線一補助容量線間の短絡不良を防止できるとともに、開口率を著しく上げることが可能となる。また、従来のように補助容量線を基板周縁部まで引き出す必要がなくなり、その結果、液晶表示素子の狭額縫化が可能となる。

【0020】画素電極に重ねて設けられていた補助容量線を省略できることから、画素電極の凹凸をなくし平坦と/orすることができる。そのため、画素電極の凹凸に起因する液晶配向不良がなくなり、液晶表示素子のコントラストが向上する。

【0021】また、本発明における柱状スペーサの誘電層は、感光性ポリイミド、ポリイミド、感光性アクリル、アクリル、感光性エボキシ、エボキシ、感光性ベンゾシクロブチルポリマー、ベンゾシクロブチルポリマー、ポリフッ化ビニリデン、エボキシアクリレートなどの樹脂、あるいは二酸化珪素、窒化珪素などの無機物などの誘電体（絶縁体）から選ばれる少なくとも1つの材料を用いることが望ましい。

【0022】また、柱状スペーサの誘電層には、強誘電体として、PZT、PZTL等のペロブスカイト型無機誘電体、ロッセル塩、チタン酸バリウム、メタニオブ酸鉛、硫酸グリシン、硝酸カリ、亜硝酸ナトリウム、チタン酸ビスマス、タンタル酸リチウム、ヨウ素酸カリウム、フッ化バリウムマグネシウムのいずれかを用いることができるとともに、有機強誘電体として、ポリビニリデンフロライド（PVDF）、ビニリデンフロライドとトリフルオロエチレンとの共重合体、ビニリデンサナイドとビニルアセテートとの共重合体のいずれかを使用することができる。

【0023】本発明における柱状スペーサの導電層は、クロム、チタン、アルミニウム、ニッケル、銅、金、銀、タンクステン、モリブデン、タンタル、インジウム、スズ、インジウム酸化物、インジウムスズ酸化物、鉄、コバルト、イットリウム、イットリウム酸化物、グラファイト等、あるいはこれらの材料の混合物合金から選ばれる少なくとも1つの材料で形成することが好ましい。このような材料を用いることにより、柱状スペーサの構成物質が液晶中に溶け出さなくなる、信頼性が高い液晶表示素子を提供することができる。

【0024】また、請求項3又は8に係るこの発明に係る液晶表示素子によれば、柱状スペーサの少なくとも一部はカラーフィルタ材料を積層して形成されている。この場合、基板にカラーフィルタを形成する際、柱状スペーサの少なくとも一部を併せて形成することができる。そのため、柱状スペーサ形成のためのフォトリソグラフィ工程が簡略化する。

#### 【0025】

【発明の実施の形態】以下、図面を参照しながら、この発明の実施の形態について詳細に説明する。図1および図2に示すように、この発明の第1の実施の形態に係るアクティブマトリックス型の液晶表示素子は、第1の基板としてのアレイ基板10と、アレイ基板に対向して配置され第2の基板として機能する対向基板12と、これらの基板間に封入された液晶層14と、を備えている。

【0026】アレイ基板10は矩形状の透明なガラス基板33を備え、このガラス基板33上には、互いに平行な多数本のゲート線32と、これらのゲート線と略直交する多数本の信号線16と、がマトリックス状に形成されている。信号線16とゲート線32とによって囲まれる各領域内には、インジウムスズ酸化物（以下、ITO

と称する）から成る透明な画素電極28が形成されている。

【0027】各信号線16と各ゲート線32との交差部分には、ゲート線32の自体をゲート電極とした逆スタガ構造の薄膜トランジスタ（以下、TFTと称する）17が設けられている。

【0028】TFT17について詳細に説明すると、ガラス基板33上に形成されたゲート線32は、ゲート酸化膜と酸化シリコン膜との積層構造を有するゲート絶縁膜35によって覆われ、更に、ゲート絶縁膜35上には、アモルファスシリコン（以下、a-Siと称する）薄膜から成る半導体薄膜31が形成されている。

【0029】半導体薄膜31上には、チャネル形成時に半導体薄膜31を保護するため窒化シリコン膜から成るチャネル保護膜30が形成されている。そして、半導体薄膜31およびチャネル保護膜30上には、それぞれオーミック層29を介して半導体薄膜31に電気的に接続されたソース電極27、および信号線32と一体のドレイン電極26が配置されている。また、ソース電極27は画素電極28と電気的に接続されている。

【0030】そして、上記構成のTFT17は酸化シリコンの保護層25によって覆われている。また、保護層25、ゲート線32、信号線16、画素電極181等は、ポリイミド等からなる配向膜24によって覆われている。

【0031】一方、対向基板12は透明なガラス基板21を備え、このガラス基板の内面全体に亘ってカラーフィルタ22およびITOからなる透明な対向電極23が順に積層形成されている。更に、対向電極23上には、ポリイミド等からなる透明な配向膜20が形成されている。

【0032】また、アレイ基板10と対向基板12との間において、各TFT17のソース電極27と対向電極23との間の領域には柱状スペーサ40が設けられている。これらの柱状スペーサ40は、アレイ基板10と対向基板12との間のセルギャップを所定の値に維持するとともに、後述するように、補助容量としも機能している。

【0033】詳細に述べると、各柱状スペーサ40は、対向基板12の対向電極23表面からほぼ垂直に延出した角柱状の柱体42を有し、この柱体は導体としての銅により高さ5ミクロンに形成されている。そして、柱体42は、対向電極23に接している上端を除いて配向膜20によって覆われている。また、柱体42の延出端は、配向膜20を介して、アレイ基板10側の配向膜24に接触し、TFT17のソース電極27と対向している。

【0034】これにより、アレイ基板10のソース電極27と対向基板12上の銅の柱体42との間に酸化シリコンの保護層25およびポリイミドの配向膜20、24

が挟まれている。そして、酸化シリコンおよびポリイミドは誘電体であるから、ソース電極27、酸化シリコン保護層25、ポリイミド配向膜20、24、および銅の柱体42の積層体は、補助容量機能を有する柱状スペーサを構成している。

【0035】次に、以上のように構成された液晶表示素子の製造方法について説明する。まず、アレイ基板10のガラス基板33上に、MoTa合金からなるゲート線32をマグネットロンスパッタ法を用いて形成し、次にゲート酸化膜と窒化シリコンからなるゲート絶縁膜35を積層形成する。

【0036】続いて、ゲート絶縁膜35上に、a-Si膜31と、窒化シリコンからなるチャネル保護膜30とをCVD法によって形成する。エッチングによりa-Si膜の島を形成した後、オーミック層29を形成する。その後、各領域に画素電極28を形成し、更に、Mo/AIからなるソース電極27及びドレイン電極26を形成する。これにより、TFT17が完成する。

【0037】最後に厚さ2500オングストロームの酸化シリコンの保護層25をTFT17上に形成する。ソース電極27上の保護層25は補助容量の誘電体として機能する。

【0038】一方、対向基板12は、ガラス基板21上にカラーフィルタ22を形成した後、ITOからなる透明の対向電極23を全面に形成する。続いて、柱状スペーサ40を形成する部分以外の領域を、厚さ5ミクロンのポジ型レジストによってマスクする。この状態で、ポジ型レジスト上に銅の膜をスパッタ法で作成し、これを銅イオンを含んだメッキ槽に入れてメッキする。その後、ポジ型レジストを剥離することにより、高さ5ミクロンの銅製の角柱体42が形成される。

【0039】続いて、TFT17の形成されたアレイ基板10、および、カラーフィルタ22、対向電極23、柱体42の形成された対向基板12上に、配向膜24、20として可溶性ポリイミド（日本合成ゴム社製AL-3046）をそれぞれ印刷し、ホットプレートを用いて80°Cで1分間焼成し後、さらにN2オープン中で180°C、30分間焼成して溶剤を揮発させる。形成されたポリイミドの厚さは500オングストロームであった。

【0040】その後、ポリイミド膜をラビング処理して配向膜24、20とした。この際、各柱体42の周辺部まで十分に配向処理するため、ラビング布にはレーヨン製で毛先の直径が0.1~1.0ミクロンのものを使用した。

【0041】次に、対向基板12のガラス基板21周辺部に、直径5μmのファイバーを混ぜたエポキシ系シール材を塗布した後、対向基板12をアレイ基板10と対向配置する。そして、これらの基板を正確に位置合わせし、2枚の基板を加圧した状態でオープンに入れ、160°Cで3時間加熱する。これにより、シール材を完全に

硬化させ、アレイ基板10と対向基板12とを貼り合わせる。

【0042】この状態において、アレイ基板10上の各TFT17のソース電極27と対向基板12上の柱体42との間には、酸化シリコンの保護層25およびポリイミド配向膜24、20が挟まる。そして、酸化シリコンとポリイミドは誘電体であることから、ソース電極27、酸化シリコン保護層25、ポリイミド配向膜24、20、および銅製の柱体42からなる積層体は、補助容量機能を有する柱状スペーサ40を構成する。

【0043】本実施の形態において、各柱状スペーサ40は、縦30μ、横100μ、高さ5μの四角柱で、容量0.4pFのコンデンサーを構成している。最後に、アレイ基板10と対向基板12との間の隙間に、カイラルネマティック液晶材料を注入することにより、対角9インチのTN液晶表示素子が完成する。

【0044】なお、柱状スペーサ40は、1mm2当たり、0.05個~700個の割合で配置されが好ましい。また、柱状スペーサ40のガラス基板21あるいは33に対して平行な断面形状は、円形や橢円形が好ましく、あるいは、正方形、長方形、三角形等の多角形でも良い。

【0045】本発明者等は、上記のように構成された液晶表示素子について種々の試験を行った。その際、各画素電極28上にはスペーサが設けられておらず、画素電極が平坦であるため、液晶の配向は均一で配向欠陥は見られなかった。

【0046】また、柱状スペーサ40は完全に補助容量として機能し、書き込み時間33μs、フレーム周期16.7msで良好な保持駆動をすることができ、極めて良好な表示画像が得られた。更に、柱状スペーサ40はセルギャップを維持するためのスペーサとしても有効に機能し、セルギャップは、液晶表示素子の全面にわたって±0.05μという高精度に維持することができた。

【0047】柱状スペーサ40は非常に硬いため、液晶表示素子の中央を指で強く押しても、あるいは、3kg/cm2の加圧力を印加した場合でも、表示品位に何等影響を与えるなかった。

【0048】また、液晶表示素子を70°C、湿度50%の環境下で1000時間連続駆動試験を行った結果、柱状スペーサ40から液晶中に何も溶け出さず、また、電圧保持率やコントラストの低下もなく、1000時間駆動後も良好な表示品位が得られた。

【0049】上記のように構成された液晶表示素子によれば、各TFTのソース電極と対向電極との間には柱状スペーサが設けられ、これらの柱状スペーサは、アレイ基板と対向基板間のセルギャップを均一に維持するとともに、補助容量としても機能する。

【0050】そのため、液晶表示素子の保持駆動のために設けられていた従来の補助容量線が不要となり、ゲー

ト線—補助容量線間の短絡不良といった不都合を防止できるとともに、開口率を著しく上げることができる。また、従来のように補助容量線を基板周縁部まで引き出す必要がなく、液晶表示素子の狭額縫合が可能となる。

【0051】画素電極に重ねて設けられていた補助容量線を省略できることから、画素電極の凹凸をなくし平坦とすることができます。そのため、画素電極の凹凸に起因する液晶配向不良がなくなり、液晶表示素子のコントラストが向上する。

【0052】また、補助容量線が不要となることに伴い、従来補助容量線に与えていた電位も不要となることから、その分だけ消費電力の削減を図ることができる。更に、補助容量線が不要となり、補助容量線を形成するためのフォトリソグラフィ工程を削減することができる。柱状スペーサ形成工程のコストは、粒状のスペーサを散布する従来の工程よりも高くなるが、補助容量線の形成工程を削減できるため、液晶表示素子の全体的な製造コストは、粒状スペーサ散布型の液晶表示素子よりも安くすることができる。

【0053】一方、柱状スペーサを補助容量として機能させるためには、柱状スペーサの一部が画素電極あるいはソース電極に接している必要がある。言い換えると、柱状スペーサを画素電極と対向電極との間に設けた場合でも、柱状スペーサを補助容量として機能させることができます。しかしながら、この場合、以下の問題が生じる。

【0054】すなわち、画素電極に重ねて柱状スペーサを設けた場合、柱状スペーサの部分は非表示領域となり、開口率が低下する。また、柱状スペーサの容量を増加するために画素電極と対向電極との間の距離を液晶層の厚さよりも短くしたり、あるいは、画素電極や対向電極上に導体層を設けた場合、柱状スペーサの周囲に電界が広がる。そして、液晶分子が上記電界の影響を受け、柱状スペーサの周辺部に、つまり、画素電極領域に、配向不良領域が生じる。このような配向不良領域は光抜けとなって視認され、その結果、液晶表示素子のコントラストおよび表示品位が低下する。

【0055】これに対して、本実施の形態に係る液晶表示素子のように、各柱状スペーサがTFTのソース電極領域に設けられている場合、柱状スペーサによって開口率が低下することはない。また、柱状スペーサからの電界により柱状スペーサ周辺に液晶配向不良領域が生じた場合でも、ソース電極領域は非表示領域であるため、液晶表示素子のコントラストおよび表示品位が低下することはない。

【0056】図3は、この発明の第2の実施の形態に係る液晶表示素子を示している。本実施の形態に係る液晶表示素子は、カラーフィルタを形成するためのアクリル樹脂の積層体により各柱状スペーサ40の柱体42を構成している点において、上述した第1の実施の形態と相

違している。

【0057】すなわち、各柱状スペーサ40の柱体42は、対向基板12に形成されたカラーフィルタ22の内面からほぼ垂直に延出した角柱形状を有している。そして、柱体42は、カラーフィルタ22を形成する際に、赤色、緑色、青色、黒色のアクリル樹脂を順に積層することにより形成されている。

【0058】また、柱体42は、カラーフィルタ22側の端を除き、ITOからなる対向電極23、ポリイミドからなる配向膜20によって覆われている。そして、柱体42の延出端は、アレイ基板10側に設けられたTFT17のソース電極27上に位置し、対向電極23、配向膜20を介して、アレイ基板側の配向膜24に接触している。

【0059】これにより、アレイ基板10のソース電極27と対向基板12上の柱体42との間に酸化シリコンの保護層25およびポリイミドの配向膜20、24が挟まれている。そして、酸化シリコンおよびポリイミドは誘電体であるから、ソース電極27、酸化シリコン保護層25、ポリイミド配向膜20、24、および柱体42の積層体は、補助容量機能を有する柱状スペーサを構成している。

【0060】なお、液晶表示素子の他の構成は、前述した第1の実施の形態と同一であり、同一の部分には同一の参照符号を付してその詳細な説明を省略する。次に、以上のように構成された第2の実施の形態に係る液晶表示素子の製造方法について説明する。

【0061】まず、第1の実施の形態と同様な方法により、アレイ基板10のガラス基板33上に、ゲート線32、ゲート絶縁膜35、信号線16、画素電極28、TFT17等を形成する。続いて、TFT17上に、厚さ800オングストロームの酸化シリコンの保護層25を形成する。ソース電極27上の保護層25は補助容量の誘電体として機能する。

【0062】一方、対向基板12については、ガラス基板21上にカラーフィルタ22を形成する。この場合、まず、ガラス基板21上に赤色の顔料を分散させたアクリル系レジストを印刷し、赤色のカラーフィルタ及び柱状スペーサ40を形成する部分に紫外光を照射する。その後、アクリル系レジストを有機アルカリ系現像液で現像し、非露光部のレジストを除去する。

【0063】これにより、ガラス基板21上に赤色のパターンが形成される。続いて、同様な方法により、ガラス基板21上に緑色、青色、黒色のパターンを順次形成し、ブラックマトリックスを含みカラーフィルタ22を形成する。

【0064】また、柱状スペーサを形成する部分には、赤色、緑色、青色、黒色のアクリル樹脂が順に重ねられ、高さ4.5ミクロンの台形柱状の柱体42が形成される。その後、スパッタによりカラーフィルタ22およ

び柱体42上にITO膜を形成し、対向電極23とする。

【0065】続いて、TFT17の形成されたアレイ基板10、および、カラーフィルタ22、対向電極23、柱体42の形成された対向基板12上に、配向膜24、20として可溶性ポリイミド（日本合成ゴム社製AL-1051）をそれぞれ印刷し、ホットプレートを用いて80°Cで1分間焼成し後、さらにN2オーブン中で180°C、30分間焼成して溶剤を揮発させる。形成されたポリイミドの厚さは200オングストロームであった。その後、ポリイミド膜をラビング処理して配向膜24、20とした。

【0066】次に、対向基板12のガラス基板21周辺部に、直径5μmのファイバーを混ぜたエボキシ系シール材を塗布した後、対向基板12をアレイ基板12と対向配置する。そして、これらの基板の正確に位置合わせし、2枚の基板を加圧した状態でオーブンに入れ、160°Cで2時間加熱する。これにより、シール材を完全に硬化させ、アレイ基板10と対向基板12とを貼り合わせる。

【0067】この状態において、アレイ基板10上の各TFT17のソース電極27と対向基板12上の柱体42との間には、酸化シリコンの保護層25およびポリイミド配向膜24、20が挟まれる。そして、酸化シリコンおよびポリイミドは誘電体であることから、ソース電極27、酸化シリコン保護層25、ポリイミド配向膜24、20、および柱体42からなる積層体は、補助容量機能を有する柱状スペーサ40を構成する。

【0068】本実施の形態において、各柱状スペーサ40は、縦10μ、横100μ、高さ5μの四角柱で、容量0.4pFのコンデンサーを構成している。最後に、アレイ基板10と対向基板12との間のセルギャップに、カイラルネマティック液晶材料を注入することにより、対角9インチのTN液晶表示素子が完成する。

【0069】上記のように構成された液晶表示素子によれば、各TFTのソース電極と対向電極との間には柱状スペーサが設けられ、これらの柱状スペーサは、アレイ基板と対向基板との間のセイルギャップを均一に維持するとともに、補助容量としても機能する。従って、前述した第1の実施の形態と同様な作用効果を得ることができる。

【0070】更に、第2の実施の形態によれば、各柱状スペーサ40の柱体42は、カラーフィルタの形成と同時に形成されるため、柱体を形成するための独立したメッキ工程を必要とせず、生産性の向上を図ることができる。

【0071】図4は、この発明の第3の実施の形態に係る液晶表示素子を示している。本実施の形態に係る液晶表示素子は、各柱状スペーサ40の柱体42がカーボン微粒子を含有したシロキサンにより形成されている点に

おいて、上述した第1の実施の形態と相違している。

【0072】すなわち、各柱状スペーサ40の柱体42は、カーボン微粒子を含有したシロキサンによって角柱状に形成され、対向基板12に形成された配向膜20の内面からほぼ垂直に延出しているとともに、その延出端は、アレイ基板10側に設けられたTFT17のソース電極27上において、アレイ基板側の配向膜24に接触している。

【0073】これにより、アレイ基板10のソース電極27と対向基板12上の柱体42との間に酸化シリコンの保護層25およびポリイミドの配向膜24が挟まれている。そして、酸化シリコンおよびポリイミドは誘電体であるから、ソース電極27、酸化シリコン保護層25、ポリイミド配向膜24、および柱体42の積層体は、補助容量機能を有する柱状スペーサ40を構成している。

【0074】なお、液晶表示素子の他の構成は、前述した第1の実施の形態と同一であり、同一の部分には同一の参照符号を付してその詳細な説明を省略する。次に、以上のように構成された第3の実施の形態に係る液晶表示素子の製造方法について説明する。

【0075】まず、第1の実施の形態と同様な方法により、アレイ基板10のガラス基板33上に、ゲート線32、ゲート絶縁膜35、信号線16、画素電極28、TFT17等を形成する。続いて、TFT17上に、厚さ2000オングストロームの酸化シリコンの保護層25を形成する。ソース電極27上の保護層25は補助容量の誘電体として機能する。

【0076】一方、対向基板12については、ガラス基板21上にカラーフィルタ22、およびITOからなる対向電極23を順次積層形成する。続いて、対向基板12上に、配向膜20として可溶性ポリイミド（日本合成ゴム社製AL-1051）を印刷し、ホットプレートを用いて80°Cで1分間焼成し後、さらにN2オーブン中で180°C、30分間焼成して溶剤を揮発させる。形成されたポリイミドの厚さは600オングストロームであった。その後、ポリイミド膜をラビング処理して配向膜20とした。

【0077】次に、対向基板12の配向膜20にトルエンに溶解したポリシラン溶液を塗布し、120°Cのオーブン中に1分間入れてトルエンを揮発させ、厚さ5.5μのポリシラン膜を形成する。そして、このポリシラン膜の内、柱状スペーサを形成する部分に紫外光を照射した後、トルエン系現像液で現像し、非露光部のレジストを除去する。

【0078】このように形成された基板を、カーボン微粒子を30%程度含有したアルコール溶液中に浸漬する。それにより、露光されたポリシラン中にカーボン微粒子が分散され、導電性をもたせることができる。続いて、基板を180°Cのオーブン中に10分間入れ、ポリ

シランをシロキサンに変化させ、カーボン微粒子をシロキサン中に固定化する。これにより、カーボン微粒子を含有したシロキサンの柱体42が形成される。

【0079】本実施の形態では、ラビング処理済みの配向膜20上に柱状スペーサを形成しているため、柱体42の周辺部が完全に配向処理されている。続いて、TFT17の形成されたアレイ基板10に、配向膜24として可溶性ポリイミド（日本合成ゴム社製AL-1051）を印刷し、ホットプレートを用いて80°Cで1分間焼成し後、さらにN2オーブン中で180°C、30分間焼成して溶剤を揮発させる。形成されたポリイミドの厚さは600オングストロームであった。その後、ポリイミド膜をラビング処理して配向膜24とした。

【0080】次に、対向基板12のガラス基板21周辺部に、直径5μmのファイバーを混ぜたエポキシ系シール材を塗布した後、対向基板12をアレイ基板10と対向配置する。そして、これらの基板の正確に位置合わせし、2枚の基板を加圧した状態でオーブンに入れ、160°Cで2時間加熱する。これにより、シール材を完全に硬化させ、アレイ基板10と対向基板12とを貼り合わせる。

【0081】この状態において、アレイ基板10上の各TFT17のソース電極27と対向基板12上の柱体42との間には、酸化シリコンの保護層25およびポリイミド配向膜24が挟まれる。そして、酸化シリコンおよびポリイミドは誘電体であることから、ソース電極27、酸化シリコン保護層25、ポリイミド配向膜24、およびシロキサン柱体42からなる積層体は、補助容量機能を有する柱状スペーサ40を構成する。

【0082】本実施の形態において、各柱状スペーサ40は、縦10μ、横100μ、高さ5μの四角柱で、容量0.15pFのコンデンサーを構成している。最後に、アレイ基板10と対向基板12との間のセルギャップに、カイラルネマティック液晶材料を注入することにより、対角9インチのTN液晶表示素子が完成する。

【0083】上記のように構成された液晶表示素子によれば、各TFTのソース電極と対向電極との間には柱状スペーサが設けられ、これらの柱状スペーサは、アレイ基板と対向基板間のセイルギャップを均一に維持するとともに、補助容量としても機能する。従って、前述した第1の実施の形態と同様な作用効果を得ることができる。

【0084】図5はこの発明の第4の実施の形態に係る液晶表示素子を示している。この液晶表示素子は、各柱状スペーサ40の柱体42がアレイ基板10側に、特に、TFT17のソース電極27上に直接形成されている点において、上述した第1の実施の形態と相違している。

【0085】すなわち、各柱状スペーサ40の柱体42はアルミニウムによって円柱形状に形成され、アレイ基

板10に設けられたTFT17のソース電極27からほぼ垂直に延出している。そして、柱体42は、ソース電極27側の端を除き、ポリイミドからなる配向膜24によって覆われている。また、柱体42の延出端は、配向膜24を介して、対向基板12側に設けられた配向膜20に接触している。

【0086】これにより、アレイ基板10のソース電極27から延出した柱体42と対向基板12との間にポリイミドの配向膜20、24が挟まれている。そして、ポリイミドは誘電体であるから、ソース電極27、アルミニウムの柱体42、および、ポリイミド配向膜24、20の積層体は、補助容量機能を有する柱状スペーサ40を構成している。

【0087】なお、液晶表示素子の他の構成は、前述した第1の実施の形態と同一であり、同一の部分には同一の参照符号を付してその詳細な説明を省略する。次に、以上のように構成された第4の実施の形態に係る液晶表示素子の製造方法について説明する。

【0088】まず、第1の実施の形態と同様な方法により、アレイ基板10のガラス基板33上に、ゲート線32、ゲート絶縁膜35、信号線16、画素電極28、TFT17等を形成する。

【0089】続いて、アレイ基板10上において、ソース電極27以外の領域を厚さ5ミクロンのボジ型レジストでマスクし、これをA1イオンを含んだメッキ槽に入れ、メッキする。次に、ボジ型レジストを剥離し、ソース電極27上に、高さ5ミクロン、直径20ミクロンのA1製の円柱形状の柱体42を形成する。その後、TFT17上には、厚さ800オングストロームの酸化シリコンの保護層25を形成する。

【0090】一方、対向基板12については、ガラス基板21上にカラーフィルタ22、およびITOからなる透明な対向電極23を全面に亘って積層形成する。続いて、TFT17および柱体42の形成されたアレイ基板10上、および、カラーフィルタ22、対向電極23の形成された対向基板12上に、配向膜24、20として可溶性ポリイミド（日本合成ゴム社製AL-3046）をそれぞれ印刷し、ホットプレートを用いて80°Cで1分間焼成し後、さらにN2オーブン中で180°C、30分間焼成して溶剤を揮発させる。形成されたポリイミドの厚さは180オングストロームであった。その後、ポリイミド膜をラビング処理して配向膜24、20とした。

【0091】なお、柱体42の周辺部まで充分に配向処理するため、ラビング布にはナイロン製で毛先の直径が0.1~1.0μのものを使用した。次に、対向基板12のガラス基板21周辺部に、直径5μmのファイバーを混ぜたエポキシ系シール材を塗布した後、対向基板12をアレイ基板10と対向配置する。そして、これらの基板を正確に位置合わせし、2枚の基板を加圧した状態でオ

ーブンに入れ、160℃で3時間加熱する。これにより、シール材を完全に硬化させ、アレイ基板10と対向基板12とを貼り合わせる。

【0092】この状態において、アレイ基板10の各TFT17のソース電極27上に形成された柱体42と対向基板12上の対向電極23との間には、ポリイミド配向膜24、20が挟まれる。そして、ポリイミドは誘電体であることから、ソース電極27、柱体42、およびポリイミド配向膜24、20からなる積層体は、補助容量機能を有する柱状スペーサ40を構成する。

【0093】本実施の形態において、各柱状スペーサ40は、直径20ミクロンの円柱で、容量0.4pFのコンデンサーを構成している。最後に、アレイ基板10と対向基板12との間のセルギャップに、カイラルネマティック液晶材料を注入することにより、対角9インチのTN液晶表示素子が完成する。

【0094】上記のように構成された液晶表示素子によれば、各TFTのソース電極と対向電極との間には柱状スペーサが設けられ、これらの柱状スペーサは、アレイ基板と対向基板との間のセイルギャップを均一に維持するとともに、補助容量としても機能する。従って、前述した第1の実施の形態と同様な作用効果を得ることができる。

【0095】更に、第4の実施の形態によれば、各柱状スペーサ40の柱体42は、TFT17のソース電極27上に直接形成されていることから、ソース電極に対して高精度に位置決めすることができる。従って、柱状スペーサに起因する開口率の低下を一層低減し、コントラストおよび表示品位の向上を図ることができる。

【0096】図6は、この発明の第5の実施の形態に係る液晶表示素子を示している。本実施の形態に係る液晶表示素子は、カラーフィルタを形成するためのアクリル樹脂の積層体により各柱状スペーサ40の柱体42を構成している点、および、画素電極の一部をTFT上まで延出し、この延出部上に柱状スペーサを配置した点において、上述した第1の実施の形態と相違している。

【0097】すなわち、各柱状スペーサ40の柱体42は、対向基板12に形成されたカラーフィルタ22の内面からほぼ垂直に延出した角柱形状を有している。この柱体42は、カラーフィルタ22を形成する際に、赤色、緑色、青色、黒色のアクリル樹脂を順に積層することにより形成されている。そして、柱体42は、カラーフィルタ22側の端を除き、ITOからなる対向電極23、ポリイミドからなる配向膜20によって覆われている。

【0098】また、アレイ基板10側において、ITOからなる各画素電極28は、TFT17上に延出した延出部28aを有している。そして、柱体42の延出端は、画素電極28の延出部28a上に位置し、対向電極23、配向膜20を介して、アレイ基板側の配向膜24

に接触している。

【0099】これにより、TFT17上に位置した画素電極28の延出部28aと対向基板12上の柱体42との間に対向電極23およびポリイミドの配向膜20、24が挟まれている。そして、ポリイミドは誘電体であるから、画素電極28の延出部28a、ポリイミド配向膜20、24、および柱体42の積層体は、補助容量機能を有する柱状スペーサ40を構成している。

【0100】なお、液晶表示素子の他の構成は、前述した第1の実施の形態と同一であり、同一の部分には同一の参照符号を付してその詳細な説明を省略する。次に、以上のように構成された第5の実施の形態に係る液晶表示素子の製造方法について説明する。

【0101】まず、第1の実施の形態と同様な方法により、アレイ基板10のガラス基板33上に、ゲート線32、ゲート絶縁膜35、信号線16、TFT17等を形成する。続いて、TFT17上に、厚さ800オングストロームの酸化シリコンの保護層25を形成する。

【0102】その後、ゲート絶縁膜35上にITOからなる画素電極28を形成する。その際、画素電極28の一部をTFT17上にも形成し、延出部28aを構成する。一方、対向基板12については、ガラス基板21上にカラーフィルタ22を形成する。この場合、まず、ガラス基板21上に赤色の顔料を分散させたアクリル系レジストを印刷し、赤色のカラーフィルタ及び柱状スペーサ40を形成する部分に紫外光を照射する。その後、アクリル系レジストを有機アルカリ系現像液で現像し、非露光部のレジストを除去する。

【0103】これにより、ガラス基板21上に赤色のパターンが形成される。続いて、同様な方法により、ガラス基板21上に緑色、青色、黒色のパターンを順次形成し、ブラックマトリックスを含みカラーフィルタ22を形成する。

【0104】また、柱状スペーサを形成する部分には、赤色、緑色、青色、黒色のアクリル樹脂が順に重ねられ、高さ3.5ミクロンの台形柱状の柱体42が形成される。その後、スパッタによりカラーフィルタ22および柱体42上にITO膜を形成し、対向電極23とする。

【0105】続いて、TFT17の形成されたアレイ基板10上、および、カラーフィルタ22、対向電極23、柱体42の形成された対向基板12上に、配向膜24、20として可溶性ポリイミド（日本合成ゴム社製AL-1051）をそれぞれ印刷し、ホットプレートを用いて80℃で1分間焼成し後、さらにN<sub>2</sub>オープン中で180℃、30分間焼成して溶剤を揮発させる。形成されたポリイミドの厚さは500オングストロームであった。その後、ポリイミド膜をラビング処理して配向膜24、20とする。

【0106】次に、対向基板12のガラス基板21周辺

部に、直径 5 μm のファイバーを混ぜたエボキシ系シール材を塗布した後、対向基板 12 をアレイ基板 10 と対向配置する。そして、これらの基板の正確に位置合わし、2 枚の基板を加圧した状態でオープンに入れ、160 °C で 2 時間加熱する。これにより、シール材を完全に硬化させ、アレイ基板 10 と対向基板 12 とを貼り合わせる。

【0107】この状態において、アレイ基板 10 の各 TFT 17 上に形成された画素電極 28 の延出部 28a と対向基板 12 上の柱体 42 との間には、対向電極 23 およびポリイミド配向膜 24、20 が挟まれる。そして、ポリイミドは誘電体であることから、延出部 28a、ポリイミド配向膜 24、20、および柱体 42 からなる積層体は、補助容量機能を有する柱状スペーサ 40 を構成する。

【0108】本実施の形態において、各柱状スペーサ 40 は、縦 15 μ、横 15 μ、高さ 3.5 μ の四角柱で、容量 0.1 pF のコンデンサーを構成している。最後に、アレイ基板 10 と対向基板 12 との間のセルギャップに、カイラルネマティック液晶材料を注入することにより、対角 9 インチの TN 液晶表示素子が完成する。

【0109】上記のように構成された液晶表示素子によれば、各 TFT 上に延出した画素電極の延出部と対向電極との間に柱状スペーサが設けられ、これらの柱状スペーサは、アレイ基板と対向基板との間のセイルギャップを均一に維持するとともに、補助容量としても機能する。そして、柱状スペーサは、非表示領域となる TFT 上に設けられていることから、前述した第 1 の実施の形態と同様な作用効果を得ることができる。

【0110】更に、第 5 の実施の形態によれば、各柱状スペーサ 40 の柱体 42 は、カラーフィルタの形成と同時に形成されるため、柱体を形成するための独立したメッキ工程を必要とせず、生産性の向上を図ることができる。

【0111】なお、第 5 の実施の形態において、柱状スペーサ 40 の柱体 42 は、カラーフィルタ材料の積層体に限らず、第 1 あるいは第 3 の実施の形態と同様に、銅あるいはカーボン粒子を含有したシリコサン等の導電体によって形成されていてもよい。

【0112】また、この発明は上述した実施の形態に限定されることなく、この発明の範囲内で種々変形可能である。例えば、上述した実施の形態においては、スイッチング素子として薄膜トランジスタを用いたが、これに

限らず、薄膜ダイオード等の他のスイッチング素子を用いてもよい。

### 【0113】

【発明の効果】以上詳述したように、本発明によれば、画素電極に印加された電圧を保持するための補助容量として機能する柱状スペーサを、スイッチング素子上に配置することにより、外力が作用した場合でもセルギャップを均一に維持できるとともに、開口率およびコントラストが高く、表示品位も良好な液晶表示素子を、安価に提供することができる。

### 【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態に係る液晶表示素子のアレイ基板を示す平面図。

【図 2】上記の実施の形態に係る液晶表示素子の断面図。

【図 3】本発明の第 2 の実施の形態に係る液晶表示素子の断面図。

【図 4】本発明の第 3 の実施例に係る液晶表示素子の断面図。

【図 5】本発明の第 4 の実施例に係る液晶表示素子の断面図。

【図 6】本発明の第 5 の実施例に係る液晶表示素子の断面図。

### 【符号の説明】

10 …アレイ基板

12 …対向基板

14 …液晶層

16 …信号線

17 …薄膜トランジスタ

20、24 …配向膜

22 …カラーフィルタ

23 …対向電極

25 …保護膜

26 …ドレイン電極

27 …ソース電極

28 …画素電極

28a …延出部

30 …チャネル保護膜

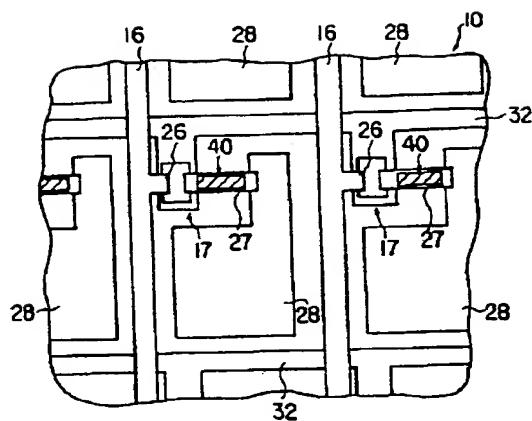
32 …ゲート線

35 …ゲート絶縁膜

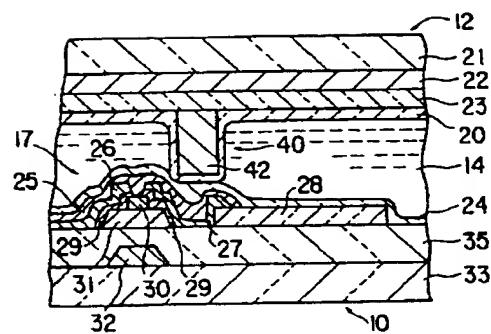
40 …柱状スペーサ

42 …柱体

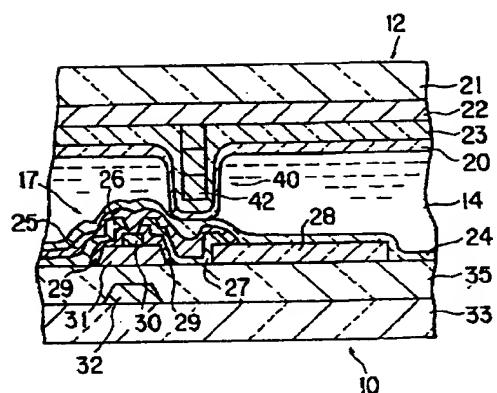
【図1】



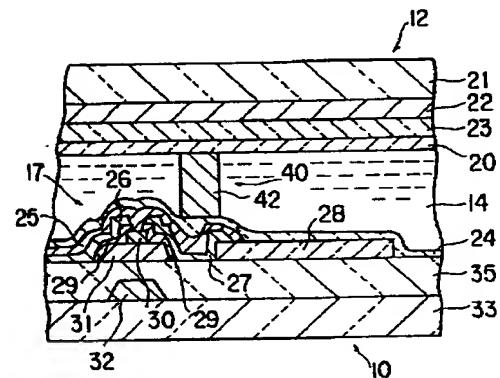
【図2】



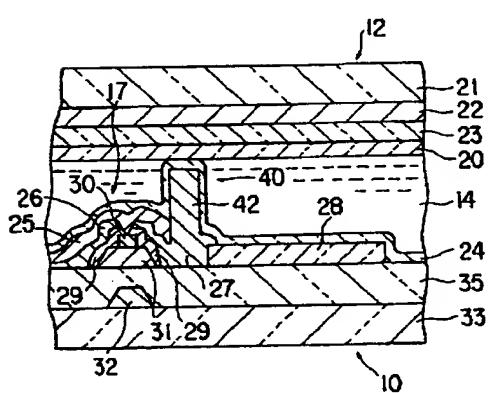
【図3】



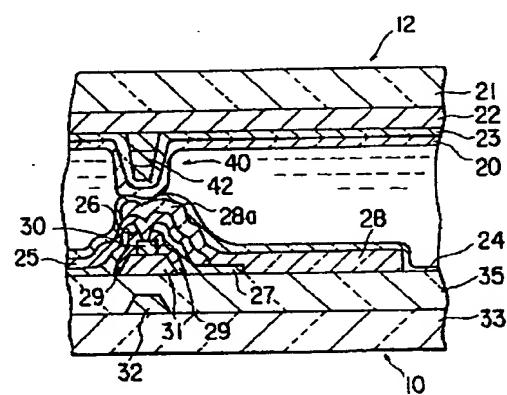
【図4】



【図5】



【図6】



Japanese Patent Laid-Open No. 10-68955/1998

Laid-Open Date: March 10, 1998

Application No. 228263/1996

Application Date: August 29, 1996

Applicants: Toshiba Corporation

Inventors: Tsutomu Hasegawa et al.

Title of the Invention: Liquid Crystal Display Device

[Abstract]

[Object] To economically provide a liquid crystal display device capable of keeping uniformly a cell gap even when external force acts, having a high aperture ratio and high contrast and excellent in display quality.

[Constitution] Pillar spacers 40 are disposed between source electrodes 27 of TFTs 17 formed on an array substrate 10 and opposing electrodes 23 of an opposing substrate 12. Each pillar spacer includes a pillar 42 having one of the ends thereof keeping contact with the opposing electrode and the other end thereof keeping contact with the source electrode 27 through orientation films 20 and 24 and a protective film 25. The pillar spacer functions as an auxiliary capacitor for holding the voltage applied to a pixel electrode 28.

[Claims]

[Claim 1] A liquid crystal display device comprising:

a first substrate including pixel electrodes and switching devices for driving said pixel electrodes;

a second substrate having opposing electrodes, and so disposed as to oppose said first substrate; and

a liquid crystal layer sandwiched between said first substrate and said second substrate;

wherein pillar spacers each including a dielectric layer and forming an auxiliary capacitor are provided in regions where said switching devices oppose said opposing electrodes.

[Claim 2] A liquid crystal display device according to claim 1, wherein said pixel electrode has an extension portion extending to and over said switching device, and said pillar spacer is disposed between said extension portion and said opposing electrode.

[Claim 3] A liquid crystal display device according to claim 2, wherein said opposing substrate includes a color filter so disposed as to oppose said opposing electrode, said pillar spacer includes a pillar so formed as to extend from said color filter and formed by laminating color filter materials, and the extension end of said pillar is brought into contact with the extension end of said pixel electrode through a dielectric layer.

[Claim 4] A liquid crystal display device comprising:

a first substrate including pixel electrodes and switching devices each connected electrically to said pixel electrode through a source electrode;

a second substrate having opposing electrodes, and so disposed as to oppose said first substrate;

a liquid crystal layer sandwiched between said first and second substrates;

wherein pillar spacers each including a dielectric layer and forming an auxiliary capacitor are disposed in regions where said source electrodes and said opposing electrodes oppose one another.

[Claim 5] A liquid crystal display device according to claim 4, wherein said pillar spacer has a pillar extending from said opposing electrode and formed of a dielectric, and the extension end of said pillar is brought into contact with said source electrode through a dielectric layer.

[Claim 6] A liquid crystal display device according to claim 4, wherein said pillar spacer includes a pillar having one of the ends thereof brought into contact with said source electrode through a dielectric layer, and the other end thereof brought into contact with said opposing electrode through a dielectric layer.

[Claim 7] A liquid crystal display device according to claim 4, wherein said pillar spacer includes a pillar extending from said source electrode and formed of a dielectric, and the

extension end of said pillar is brought into contact with said opposing electrode through a dielectric layer.

[Claim 8] A liquid crystal display device according to claim 4, wherein said opposing substrate includes a color filter so disposed as to oppose said opposing electrode, said pillar spacer includes a pillar extending from said color filter and formed by laminating color filter materials, and the extension end of said pillar is brought into contact with said source electrode through a dielectric layer.

[Claim 9] A liquid crystal display device according to any of claims 1 through 8, wherein said dielectric layer includes an orientation film covering said switching device and said pixel electrode, and an orientation film covering said opposing electrodes.

[Detailed Description of the Invention]

[0001]

[Field of Industrial Utilization] This invention relates to a liquid crystal display device.

[0002]

[Prior Art] Liquid crystal display devices generally include a pair of substrates each having electrodes formed thereon and opposing each other, and a liquid crystal layer sealed between the substrates. The pair of the substrates opposes each other with a predetermined spacing (cell gap) between them. This

cell gap exerts significant influences on display performance of the liquid crystal display device. If the cell gap is not uniform throughout the entire surface of the liquid crystal display device, degradation of display quality such as non-uniform color, non-uniform display, the occurrence of interference fringe, and so forth, occurs. As the liquid crystal devices have come to possess higher display precision, higher scale-down and higher display capacity in recent years, it has become necessary to keep uniform highly precisely the cell gap throughout a greater area than in the past.

[0003] To keep the cell gap uniform, it has been customary to spray spacer articles to one of the substrates and to put the other substrate on this substrate as to oppose each other. However, the problem remains unsolved in that the cell gap is likely to become non-uniform depending on variance of the distribution density of the spacer particles and on the mass of the spacer particles. If the spacer particles so sprayed exist on the pixels, the spacer fails to function as an optical shutter, inviting the problem of the drop of contrast.

[0004] If any external force is applied such as when a portion having a low scatter density of the spacer is pushed by a finger, the cell gap drops remarkably and various problems arise. For example, the orientation of the liquid crystal (particularly, the liquid crystal orientation of a smectic layer) gets disturbed, the spacer gets deformed or is broken, and destroys

the peripheral orientation film, short-circuit develops between the substrates opposing each other to thereby invite display defect, and a thin glass substrate (which is not greater than about 0.7 mm-thick) is broken when such a glass substrate is used.

[0005] A liquid crystal display device described in Japanese Patent Laid-Open No. 134336/1989 has been proposed as the liquid crystal display device that solves the problems described above. The liquid crystal display device of this prior art reference has the construction in which an orientation film is formed over an array substrate that has pixel electrodes, lead wires, etc, formed on the surface thereof in matrix, pillar spacers are formed on this orientation film by photolithography or like means, and then the other substrate is arranged in such a fashion as to oppose the array substrate. Since the pillar spacers are fabricated by photolithography, they can be formed into a desired shape in non-pixel portions with a uniform distribution density.

[0006]

[Problems to be Solved by the Invention] According to the method of spraying the spacer particles, 90% or more of the sprayed spacer particles fall on the substrate and are utilized for keeping the cell gap. In other words, substantially the same amount of the spacer particles may be sprayed as the amount of the spacer particles that are sandwiched between the

substrates.

[0007] When the pillar spacers are formed by photolithography, however, a photosensitive resin is applied to the entire surface of the substrate and development is conducted after exposure. The photosensitive resin at portions other than those at which the pillar spacers are formed are dissolved by a developing solution and are discarded. When the pillar spacers having a size of 5 micron square are formed on a pixel having a size of 100 micron square, for example, about 0.25% of the photosensitive resin applied onto the substrate is utilized as, and converted to, the pillar spacers. However, about 99.75% of the photosensitive resin as the balance is not utilized, but is discarded. Because such pillar spacers have extremely low utilization efficiency of the material (photosensitive resin), there remains the very serious problem that the production cost increases.

[0008] In liquid crystal devices utilizing thin film transistors (hereinafter called the TFT"), on the other hand, a capacitor called "auxiliary capacitor (Cs: storage capacitor)" is disposed for each pixel in order to hold a voltage and to drive the liquid crystal molecules. This auxiliary capacitor is made of an insulating material that is sandwiched between the pixel electrode and the auxiliary capacitor line (Cs line).

[0009] The auxiliary capacitor line is extended outside the

liquid crystal cell in the same way as signal lines and gate lines. The same potential as the potential of the opposing electrodes on the second substrate opposing the first substrate, on which the semiconductor switching devices are formed, is applied to the auxiliary capacitor line.

[0010] If the auxiliary capacitor line is made thinner in order to improve an aperture ratio of the liquid crystal display device, the quantity of the charge stored in the auxiliary capacitor decreases. Therefore, the auxiliary capacitor line cannot be made thinner, and the problem of the drop of the aperture ratio due to the auxiliary capacitor line develops. When an opaque metal wire such as aluminum or chromium is used for the auxiliary capacitor line so as to lower the wiring resistance, the aperture ratio of the liquid crystal display device drops.

[0011] Another problem is that the auxiliary capacitor line undergoes short-circuit with the gate lines and the signal lines, inviting display defects. Particularly because the crossing portions at which the auxiliary capacitor lines cross the signal lines exist in substantially the same number as the number of pixels, the probability of short-circuit is high at these crossing portions. Short-circuit between the auxiliary capacitor line and the signal line is referred to as the "C-S short" and is the main cause of the defect of the TFT array.

[0012] When the pixel electrode is formed on the auxiliary

electrode line, on the other hand, the ruggedness is formed on the surface of the pixel electrode, and orientation defect occurs at this step portion. This problem becomes very serious particularly when a ferroelectric liquid crystal (FLC) as a smectic phase, an antiferroelectric liquid crystal (AFLC), a distorted helical ferroelectric liquid crystal (DHF), a twisted ferroelectric liquid crystal (TFLC), or the like, is used as the liquid crystal material.

[0013] In view of the problems described above, the present invention aims at providing a liquid crystal display device that is free from non-uniformity of a cell gap, does not invite display defect even when any local force is applied thereto, is also free from so-called "C-S short" and short-circuit between a gate line and an auxiliary capacitor line, and has a high aperture ratio and high display quality.

[0014]

[Means for Solving the Problems] To accomplish the object described above, a liquid crystal display according to claim 1 of the present invention comprises a first substrate including pixel electrodes and switching devices for driving the pixel electrodes, a second substrate having opposing electrodes and so arranged as to oppose the first substrate, and a liquid crystal layer sealed between the first and second substrates, wherein pillar spacers each including a dielectric layer and forming an auxiliary capacitor are disposed in

regions where the switching devices and the opposing electrodes oppose one another.

[0015] A liquid crystal display device according to claim 4 of the present invention includes a first substrate having pixel electrodes and switching devices electrically connected to the pixel electrodes through source electrodes, a second substrate having opposing electrodes and so arranged as to oppose the first substrate, and a liquid crystal layer sealed between the first and second substrates, wherein pillar spacers each including a dielectric layer and forming an auxiliary capacitor are disposed in region where the source electrodes and the opposing electrodes oppose one another.

[0016] In the liquid crystal devices each having the construction described above, a liquid crystal capacitor comprising a pixel electrode (a conductor), liquid crystal molecules (a dielectric) and an opposing electrode (a conductor) is formed in the region of the pixel electrode.

[0017] Each pillar spacer extends between the switching device or its source electrode and the opposing electrodes and keeps the cell gap between the first and second substrates. One of the ends of the pillar spacer comes into contact with the source electrode and the other end portion, with the opposing electrode. Therefore, the pillar spacer functions also as the auxiliary capacitor.

[0018] In other words, a pillar capacitor comprising a source

electrode (a conductor), a dielectric layer and an opposing electrode (a conductor) is formed in the region of the switching device where the pillar spacer is disposed. The pixel electrode and the source electrode are electrically connected to each other and are at the same potential. Therefore, the pillar capacitor is under the state where it is connected in parallel with the liquid crystal capacitor described above. For this reason, the pillar capacitor or in other words, the pillar spacer, functions as the auxiliary capacitor.

[0019] This means that the auxiliary capacitor line, that has been disposed for holding a voltage and driving the liquid crystal device in the prior art devices, becomes unnecessary. Consequently, short-circuit defect between the gate line and the auxiliary capacitor line can be prevented, and the aperture ratio can be increased remarkably. The auxiliary capacitor line need not be extended to the peripheral portions of the substrate, that has been necessary in the prior art, and the frame size of the liquid crystal display device can be reduced.

[0020] Because the auxiliary capacitor line, that has been disposed in the past in superposition with the pixel electrode, can be omitted, the ruggedness of the pixel electrodes can be eliminated and flattening can be achieved. Therefore, the liquid crystal orientation defect resulting from the ruggedness of the pixel electrodes can be eliminated, and contrast of the liquid crystal display device can be improved.

[0021] The dielectric layer of the pillar spacer in the present invention preferably uses at least one dielectric material(insulator) selected from resins such as a photosensitive polyimide resin, a polyimide resin, a photosensitive acrylic resin, an acrylic resin, a photosensitive epoxy resin, an epoxy resin, a photosensitive benzocyclobutin polymer, a benzocyclobutin polymer, polyvinylidene fluoride and epoxy acrylate, and inorganic materials such as silicon dioxide and silicon nitride.

[0022] The dielectric layer of the pillar spacer can use, as the ferroelectric material, any of the members selected from the group consisting of perovskite type inorganic dielectric materials such as PZT, PZTL, etc, Rochelle salt, barium titanate, lead metaniobate, glycine sulfate, potassium nitrate, sodium nitride, bismuth titanate, lithium tantalate, potassium iodate and barium magnesium fluoride, and organic dielectric materials such as polyvinylidene fluoride (PVDF), a copolymer between vinylidene fluoride and trifluoroethylene and a copolymer between vinylidene cyanide and vinyl acetate.

[0023] The conductor layer of the pillar spacer in the present invention is preferably made of at least one material selected from the group consisting of chromium, titanium, aluminum, nickel, copper, gold, silver, tungsten, molybdenum, tantalum, indium, tin, indium oxides, indium tin oxides, cobalt, yttrium, yttrium oxides, graphite, and mixed alloys of these materials.

When these materials are used, the constituent materials of the pillar spacer do not elute into the liquid crystal, and a liquid crystal display device having high reliability can be provided.

[0024] In the liquid crystal display device according to claim 3 or 8 of the present invention, at least a part of each pillar spacer is fabricated by laminating color filter materials. In this case, at least a part of the pillar spacer can be formed simultaneously when the color filter is formed over the substrate. Therefore, a photolithography step for forming the pillar spacer can be simplified.

[0025]

[Embodiment] Hereinafter, embodiments of the present invention will be explained in detail with reference to the drawings. The active matrix type liquid crystal device according to the first embodiment of the present invention includes an array substrate 10 as a first substrate, an opposing substrate 12 so arranged as to oppose the array substrate and functioning as a second substrate, and a liquid crystal layer 14 sealed between these substrates, as depicted in Figs. 1 and 2.

[0026] The array substrate 10 includes a rectangular transparent glass substrate 33. A large number of gate lines 32, that are parallel to one another, and a large number of signal lines 16 crossing substantially orthogonally these gate

lines are formed in matrix on the glass substrate 33. A transparent pixel electrode 28 made of indium tin oxide (hereinafter called "ITO") is formed inside each region that is encompassed by each signal line 16 and each gate line 32.

[0027] A thin film transistor (hereinafter called "TFT") of an inverted stagger structure is disposed at the intersecting point between each signal line 16 and each gate line 32. This TFT uses the gate line 32 itself as its gate electrode.

[0028] Explanation will be given in detail on TFT 17. The gate lines 32 formed on the glass substrate 33 are covered with a gate insulation film 35 having a laminate structure of a gate oxide film and a silicon oxide film. A semiconductor thin film 31 comprising an amorphous silicon (hereinafter called "a-Si") film is formed further on the gate insulation film 35.

[0029] A channel protective film 30 comprising a silicon nitride film is formed on the semiconductor thin film 31 in order to protect this semiconductor thin film 31 at the time of formation of the channel. Source electrodes 27 that are electrically connected to the semiconductor thin film 31 through an ohmic layer 29 and drain electrodes 26 that are integral with the signal lines 32 are disposed on the semiconductor thin film 31 and on the channel protective layer 30, respectively. Each source electrode 27 is connected electrically to the pixel electrode 28.

[0030] The TFT 17 having the structure described above is

covered with a protective film 25 of silicon oxide. The protective layer 25, the gate line 32, the signal line 16 and the pixel electrode 28 are covered with an orientation film 24 made of polyimide, or the like.

[0031] On the other hand, the opposing substrate 12 includes a transparent glass substrate 21. A color filter 22 and transparent opposing electrodes 23 made of ITO are serially laminated on the entire inner surface of this glass substrate. Further, the transparent orientation film 20 made of polyimide is formed on the opposing electrode 23.

[0032] Between the array substrate 10 and the opposing substrate 12 is interposed a pillar spacer 40 in a region between the source electrode 27 of each TFT and the opposing electrode 23. These pillar spacers 40 keep the cell gap between the array substrate 10 and the opposing substrate 12 at a predetermined value, and also function as the auxiliary capacitor, as will be described later.

[0033] Explanation will be given in detail. Each pillar spacer 40 includes a prismatic pillar 42 that extends substantially vertically from the surface of the opposing electrode 23 of the opposing substrate 12. This pillar is shaped into a height of 5 microns by copper as a conductor. The pillar 42 is covered with the orientation film 20 with the exception of its upper end that keeps contact with the opposing electrode 23. The extension end of the pillar 42 comes into contact with the

orientation film 24 on the side of the array substrate 10 through the orientation film 20, and opposes the source electrode 27 of the TFT 17.

[0034] According to this construction, the protective layer 25 made of silicon oxide and the orientation films 20 and 24 made of polyimide are interposed between the source electrode 27 of the array substrate 10 and the copper pillar 42 on the opposing substrate 12. Since both silicon oxide and polyimide are dielectric, the laminate comprising the source electrode 27, the silicon oxide protective layer 25, the polyimide orientation films 20 and 24 and the copper pillar 42 constitutes the pillar spacer having the function of the auxiliary capacitor.

[0035] Next, a method of producing the liquid crystal display device having such a construction will be explained. First, the gate lines 32 made of a MoTa alloy are formed by magnetron sputtering on the glass substrate 33 of the array substrate 10. Next, the gate insulation film 35 comprising the gate oxide film and silicon nitride is laminated.

[0036] The a-Si film 31 and the channel protective film 30 made of silicon nitride are formed by CVD on the gate insulation film 35. After islands of the a-Si film are formed by etching, the ohmic layer 29 is formed. Subsequently, the source electrodes 27 and the drain electrodes 26 each made of Mo/Al are formed. Thus, the TFTs 17 are completed.

[0037] Finally, a silicon oxide protective film 25 having a thickness of 2,500 angstroms is formed on the TFT 17. The protective layer 25 on the source electrode 27 functions as the dielectric of the auxiliary capacitor.

[0038] As to the opposing substrate 12, on the other hand, the color filter 22 is formed on the glass substrate 21 and then the transparent opposing electrodes made of ITO are formed on the entire surface. Subsequently, the regions other than those in which the pillar spacers 40 are to be formed are masked with a positive type resist having a thickness of 5 microns. Under this state is formed a copper film on the positive type resist by sputtering. The substrate 12 is then immersed in a plating bath containing the copper ions for plating. The positive type resist is thereafter peeled, giving the copper prismatic pillars 42 having a height of 5 microns.

[0039] Subsequently, soluble polyimide ("AL-3046", a product of Nippon Synthetic Rubber Co.) is printed as the orientation films 24 and 20 on the array substrate 10 on which the TFTs 17 are formed, and on the opposing substrate 12 on which the color filter 22, the opposing electrodes 23 and the pillars 42 are formed, respectively. After being fired at 80°C for one minute by a hot plate, the substrate assembly is further fired inside a N<sub>2</sub> oven at 180°C for 30 minutes to evaporate the solvent. The thickness of resulting polyimide is 500 angstroms.

[0040] The polyimide film is rubbed to give the orientation films 24 and 20. In this instance, a rayon cloth having a hair tip diameter of 0.1 to 10 microns is used for the rubbing cloth so that even the peripheral portion of each pillar 42 can be oriented sufficiently.

[0041] Next, an epoxy type sealant containing a fiber having a diameter of 5  $\mu\text{m}$  in mixture is applied to the peripheral portion of the glass substrate 21 of the opposing substrate 12, and then the opposing substrate 12 is so arranged as to oppose the array substrate 10. After being positioned correctly, these substrates are placed into the oven while being pressed, and heat-treated at 160°C for 3 hours. In this way, the sealant is completely cured and the array substrate 10 and the opposing substrate 12 are bonded.

[0042] Under this state, the protective layer 25 of silicon oxide and the polyimide orientation films 24 and 20 are interposed between the source electrode 27 of each TFT 17 on the array substrate 10 and the pillar 42 on the opposing substrate 12. Since silicon oxide and polyimde are dielectric, the laminate comprising the source electrode 27, the silicon oxide protective layer 25, the polyimide orientation films 24 and 20, and the copper pillar 42, constitutes the pillar spacer 40 having the auxiliary capacitor function.

[0043] In this embodiment, each pillar spacer is a prism that has a length of 30  $\mu$ , a width of 100  $\mu$  and a height of 5  $\mu$ ,

and constitutes a capacitor having a capacitance of 0.4 pF. Finally, a chiral nematic liquid crystal material is charged into the space between the array substrate 10 and the opposing substrate 12, completing thereby a TN liquid crystal display device having a length across corners of 9 inches.

[0044] Incidentally, the pillar spacers 40 are preferably disposed in a proportion of 0.05 to 700 pcs/mm<sup>2</sup>. The sectional shape of the pillar spacer 40 parallel to the glass substrate 21 or 33 is preferably round or oval, or may be a polygon such as a square, a rectangle, a triangle, and so forth.

[0045] The inventors of the present invention have conducted various experiments for the liquid crystal display device having the construction described above. In this case, since the spacer is not disposed on each pixel electrode 28 and each pixel electrode is flat, the orientation of the liquid crystal is uniform, and no orientation defect can be observed.

[0046] The pillar spacer 40 functions completely as the auxiliary capacitor, and can be driven for holding a voltage and driving the device in a write time of 33 µs and a frame cycle of 16.7 ms. An extremely excellent display image can be obtained. The pillar spacer 40 effectively functions as a spacer for keeping the cell gap, and the cell gap can be kept with high accuracy of ±0.05 µ throughout the full surface of the liquid crystal display device.

[0047] Since the pillar spacer 40 is extremely hard, no

influences on display quality are observed even when the center of the liquid crystal display device is strongly pushed by a finger or when a pressing force of 3 kg/cm<sup>2</sup> is applied.

[0048] When the liquid crystal display device is continuously driven at 70°C and a humidity of 50% for 1,000 hours, neither component elutes from the pillar spacer 40 into the liquid crystal, nor drop of the voltage retention ratio and contrast can be observed, and display quality can be acquired satisfactorily even after driving for 1,000 hours.

[0049] In the liquid crystal display device having the construction described above, the pillar spacer is interposed between the source electrode of each TFT and the opposing electrode. This pillar spacer keeps uniform the cell gap between the array substrate and the opposing substrate and functions also as the auxiliary capacitor.

[0050] Consequently, the auxiliary capacitor lines, that have been disposed in the past for holding a voltage and driving the liquid crystal display device, are not necessary, the problem of short-circuit between the gate line and the auxiliary capacitor line can be prevented, and the aperture ratio can be remarkably increased. Though it has been necessary in the past to extend the auxiliary capacitor line to the peripheral portion of the substrate, this embodiment eliminates such a necessity, and can reduce the frame size of the liquid crystal device.

[0051] Since the auxiliary capacitor line that has been disposed in superposition with the pixel electrode can be omitted, the pixel electrode can be made flat by eliminating its ruggedness. Therefore, the liquid crystal orientation defect resulting from the ruggedness of the pixel electrode can be eliminated, and contrast of the liquid crystal display device can be improved.

[0052] As the auxiliary capacitor line becomes unnecessary, the potential that has been applied in the past to the auxiliary capacitor line becomes unnecessary, too. Therefore, consumed power can be reduced as much. Furthermore, since the auxiliary capacitor line becomes unnecessary, the photolithography step for forming the auxiliary capacitor line can be reduced. The cost of the pillar spacer formation step is higher than that of the step of spraying the granular spacer according to the prior art method. However, the overall production cost of the liquid crystal display device can be made lower than the production cost of the granular spacer type liquid crystal display device because the formation step of the auxiliary capacitor line can be omitted.

[0053] In order to allow the pillar spacer to function as the auxiliary capacitor, on the other hand, a part of the pillar spacer must keep contact with the pixel electrode or with the source electrode. In other words, when the pillar spacer is interposed between the pixel electrode and the opposing

electrode, too, the pillar spacer can be allowed to function as the auxiliary capacitor. In this case, however, the following problems occur.

[0054] When the pillar spacer is disposed in superposition with the pixel electrode, the pillar spacer portion is the non-display region and the aperture ratio drops. If the distance between the pixel electrode and the opposing electrode is decreased below the thickness of the liquid crystal layer, or when a conductor layer is disposed on the pixel electrode and on the opposing electrode in order to increase the capacitance of the pillar spacer, the electric field spreads around the pillar spacer. Since the liquid crystal molecules are affected by this electric field, an orientation defective region occurs in the peripheral portion of the pillar spacer, that is, in the pixel electrode region. Such an orientation defective region can be recognized with eye as light pass-through with the result that contrast of the liquid crystal device as well as display quality drop.

[0055] On the other hand, like the liquid crystal display device according to the present embodiment, when the pillar spacer is disposed in the region of the source electrode of TFT, the aperture ratio does not drop due to the pillar spacer. Further, even if an orientation defective region occurs due to the electric field, contrast and display quality will not drop, because the source electrode region is not display region.

[0056] Fig. 3 shows a liquid crystal display device according to the second embodiment of the present invention. The liquid crystal display device according to this embodiment is different from the first embodiment described above in that each pillar spacer 42 comprises a laminate of acrylic resins for forming the color filter.

[0057] In other words, the pillar 42 of each pillar spacer 40 has a prismatic shape that extends substantially vertically from the inner surface of the color filter 22 formed on the opposing substrate 12. The pillar 42 is fabricated by serially laminating acrylic resins of red, green, blue and black when the color filter 22 is formed.

[0058] The pillar 42 is covered with the opposing electrode 23 made of ITO and with the orientation film 20 made of polyimide with the exception of its end portion on the side of the color filter 22. The extension end of the pillar 42 is positioned on the source electrode 27 of the TFT 17 disposed on the side of the array substrate 10, and keeps contact with the orientation film 24 on the array substrate side through the opposing electrode 23 and the orientation film 20.

[0059] In consequence, the silicon oxide protective layer 25 and the polyimide orientation films 20 and 24 are interposed between the source electrode 27 of the array substrate 10 and the pillar 42 of the opposing substrate 12. Since silicon oxide and polyimide are dielectric, the laminate comprising the

source electrode 27, the silicon oxide protective layer 25, the polyimide orientation films 20 and 24, and the pillar 42, constitutes the pillar spacer that has the auxiliary capacitor function.

[0060] The rest of the constructions of the liquid crystal display device are the same as those of the first embodiment described above. Therefore, the same reference numeral is assigned to the same portion, and explanation in detail will be omitted. Next, a method of producing the liquid crystal display device of the second embodiment having the construction described above will be explained.

[0061] First, the gate lines 32, the gate insulation film 35, the signal lines 16, the pixel electrodes 28, the TFTs 17, etc, are formed on the glass substrate 33 of the array substrate 10 in the same way as in the first embodiment. The silicon oxide protective film 25 having a film thickness of 800 angstroms is formed on the TFT 17. The protective layer 25 on the source electrodes 27 functions as the dielectric of the auxiliary capacitor.

[0062] As to the opposing substrate 12, on the other hand, the color filter 22 is formed on the glass substrate 21. In this case, an acrylic resist containing a red pigment dispersed therein is printed on the glass substrate 21, and ultra-violet rays are radiated to the portion where the red color filter and the pillar spacer 40 are to be formed. Thereafter, the

acrylic resist is developed using an organic alkali type developing solution, and the resist of the non-exposed portions is removed.

[0063] The red pattern is thus formed on the glass substrate 21. Subsequently, green, blue and black patterns are formed serially and similarly on the glass substrate 21, and the color filter 22 inclusive of the black matrix is formed.

[0064] The red, green, blue and black acrylic resins are serially put one upon another at the portions where the pillar spacers are formed, and each pillar 42 having a height of 4.5 microns and a trapezoidal shape is formed. Next, the ITO film is sputtered on the filter 22 and on the pillar 42, giving the opposing electrode 23.

[0065] Next, soluble polyimide ("AL-1051", a product of Nippon Synthetic Rubber Co.) is printed on the array substrate 10 on which the TFTs 17 are formed and on the opposing substrate 12 on which the opposing electrodes 23 and the pillars 42 are formed, respectively. The assembly is fired at 80°C for one minute using a hot plate and then fired at 180°C for 30 minutes inside a N<sub>2</sub> oven to evaporate the solvent. The thickness of polyimide so formed is 200 angstroms. The polyimide film is rubbed to give the orientation films 24 and 20.

[0066] An epoxy type sealant containing a fiber having a hair tip diameter of 5 μm in mixture is applied to the peripheral portion of the glass substrate 21 of the opposing substrate

12 and then the opposing substrate 12 is so arranged as to oppose the array substrate 10. After being positioned correctly, these two substrates are placed into the oven and are heated to 160°C for 2 hours while they are being pressed. In this way, the sealant is completely cured, and the array substrate 10 and the opposing substrate 12 are bonded.

[0067] Under this state, the silicon oxide protective layer 25 and the polyimide orientation films 24 and 20 are interposed between the source electrode 27 of each TFT 17 on the array substrate 10 and each pillar 42 on the opposing substrate 12. Since silicon oxide and polyimide are dielectric, the laminate comprising the source electrode 27, the silicon oxide protective layer 25, the polyimide orientation films 24 and 20 and the pillar 42 constitutes the pillar spacer 40 having the auxiliary capacitor function.

[0068] Each pillar spacer 40 in this embodiment is a prism having a length of 10  $\mu$ , a width of 100  $\mu$  and a height of 5  $\mu$ , and constitutes a capacitor having a capacitance of 0.4 pF. Finally, a chiral nematic liquid crystal material is charged into the cell gap between the array substrate 10 and the opposing electrode 12, giving a TN liquid crystal display device having a length across corners of 9 inches.

[0069] In the liquid crystal display device having the construction described above, the pillar spacer is interposed between the source electrode of each TFT and the opposing

electrode. The pillar spacer keeps uniform the cell gap between the array substrate and the opposing substrate and functions also as the auxiliary capacitor. Therefore, this embodiment exhibits the same function and effect as that of the first embodiment described already.

[0070] In this second embodiment, the pillar 42 of each pillar spacer 40 is formed simultaneously with the color filter. Therefore, an independent plating step is not required for forming the pillar, but productivity can be improved.

[0071] Fig. 4 shows a liquid crystal display device according to the third embodiment of the present invention. This embodiment is different from the first embodiment in that the pillar 42 of each pillar spacer 40 is formed of siloxane containing carbon fine particles.

[0072] In other words, the pillar 42 of each pillar spacer 40 is formed of siloxane containing the carbon fine particles into the prismatic shape and extends substantially vertically from the inner surface of the orientation film 20 formed on the opposing substrate 12. Furthermore, the extension end of this pillar 42 keeps contact with the orientation film 24 on the array substrate side, on the source electrode 27 of each TFT 17 disposed on the array substrate (10) side.

[0073] In consequence, the silicon oxide protective layer 25 and the polyimide orientation film 24 are interposed between the source electrode 27 of the array substrate 10 and the pillar

42 on the opposing substrate 12. Since silicon oxide and polyimide are dielectric, the laminate comprising the source electrode 27, the silicon oxide protective film 25, the polyimide orientation film 24 and the pillar 42 constitutes the pillar spacer 40 having the auxiliary capacitance function.

[0074] The rest of the constructions of the liquid crystal display device are the same as those of the first embodiment. The same reference numeral is assigned to the same portion, and its detailed explanation will be omitted. Next, a method of producing the liquid crystal display device of the third embodiment having such a construction will be explained.

[0075] First, the gate lines 32, the gate insulation films 35, the signal lines 16, the pixel electrodes 28, the TFTs 17, etc, are formed on the glass substrate 33 of the array substrate 10 in the same way as in the first embodiment. Next, the silicon oxide protective film 25 having a thickness of 2,000 angstroms is formed on the TFT 17. The protective film 25 on the source electrode 27 functions as the dielectric of the auxiliary capacitor.

[0076] As to the opposing substrate 12, on the other hand, the color filter 22 and the opposing electrode 23 made of ITO are serially laminated on the glass substrate 21. Subsequently, soluble polyimide ("AL-1051", a product of Nippon Synthetic Rubber Co.) is printed as the orientation film on the opposing substrate 12. After being fired at 80°C for one minute using

a hot plate, the assembly is fired at 180°C for 30 minutes in a N<sub>2</sub> oven to evaporate the solvent. The thickness of the resulting polyimide is 600 angstroms. The polyimide film is rubbed to give the orientation film 20.

[0077] A polysilane solution dissolved in toluene is applied to the orientation film 20 of the opposing substrate 12 and heat-treatment is carried out to evaporate the toluene at 120°C for one minute in an oven, giving a 5.5 μ-thick polysilane film. Ultra-violet rays are radiated to the portions of the polysilane film at which the pillar spacers are to be formed. Development is then effected using a toluene type developing solution to remove the resist of the non-exposed portions.

[0078] The substrate so formed is immersed in an alcohol solution containing about 30% of carbon fine particles. In consequence, the carbon fine particles are dispersed in the exposed polysilane and conductivity is imparted to polysilane. Subsequently, the substrate is placed into an oven at 180°C for 10 minutes so as to convert polysilane to siloxane and to fix the carbon fine particles to siloxane. In this way, the pillar 42 of siloxane containing the carbon fine particles is formed.

[0079] In this embodiment, the pillar spacers are formed on the orientation film 20 that have been rubbed. Therefore, the peripheral portion of each pillar 42 is completely oriented. Subsequently, soluble polyimide ("AL-1051", a product of

Nippon Synthetic Rubber Co.) is printed as the orientation film 24 on the array substrate 10 on which the TFTs 17 are formed. After being fired at 80°C for one minute using a hot plate, the substrate is further fired at 180°C for 30 minutes in a N<sub>2</sub> oven to evaporate the solvent. The thickness of the resulting polyimide is 600 angstroms. The polyimide film is rubbed to give the orientation film 24.

[0080] Next, an epoxy type sealant containing a fiber having a diameter of 5 μm in mixture is applied to the peripheral portion of the glass substrate 21 of the opposing substrate 12, and the opposing substrate 12 is so arranged as to oppose the array substrate 10. After being positioned correctly, these substrates are placed into the oven and heated at 160°C for 2 hours while they are being pressed. In this way, the sealant is completely cured, and the array substrate 10 and the opposing substrate 12 are bonded.

[0081] Under this state, the silicon oxide protective layer 25 and the polyimide orientation film 24 are interposed between the source electrode 27 of each TFT 17 on the array substrate 10 and the pillar 42. Since silicon oxide and polyimide are dielectric, the laminate comprising the source electrode 27, the silicon oxide protective layer 25, the polyimide orientation film 24 and the siloxane pillar 42 constitutes the pillar spacer 40 having the auxiliary capacitor function.

[0082] In this embodiment, each pillar spacer 40 is a prism

having a length of 10  $\mu$ , a width of 100  $\mu$  and a height of 5  $\mu$ , and constitutes a capacitor having a capacitance of 0.15 pF. Finally, a chiral nematic liquid crystal material is charged into the cell gap between the array substrate 10 and the opposing substrate 12, and a TN liquid crystal display device having a length across corners of 9 inches is completed.

[0083] In the liquid crystal display device having the construction described above, the pillar spacer is disposed between the source electrode of each TFT and the opposing electrode. These pillar spacers keep uniform the cell gap between the array substrate and the opposing substrate and function also as the auxiliary capacitor. Therefore, this embodiment can exhibit the same function and effect as that of the first embodiment.

[0084] Fig. 5 shows the liquid crystal display device according to the fourth embodiment of the present invention. The liquid crystal display device of this embodiment is different from that of the first embodiment in that the pillar 42 of each pillar spacer 40 is formed on the side of the array substrate 10. Particularly, it is directly formed on the source electrode 27 of the TFT 17.

[0085] In other words, the pillar 42 of each pillar spacer 40 is formed of aluminum into a circular cylinder and extends substantially vertically from the source electrode 27 of the TFT 17 disposed on the array substrate 10. The pillar 42 is

covered with the polyimide orientation film 24 with the exception of its end on the side of the source electrode 27. The extension end of this pillar 42 keeps contact with the orientation film 20 disposed on the side of the opposing substrate 12 through the orientation film 24.

[0086] In consequence, the polyimide orientation films 20 and 24 are interposed between the pillar 42 extending from the source electrode 27 of the array substrate 10 and the opposing substrate 12. Since polyimide is dielectric, the laminate comprising the source electrode 27, the aluminum pillar 42 and the polyimide orientation films 24 and 20 constitutes the pillar spacer 40 having the auxiliary capacitance function.

[0087] Incidentally, the rest of the constructions of the liquid crystal display device are the same as those of the first embodiment. The same reference numeral is assigned to the same portion, and its detailed explanation will be omitted. Next, a method of producing the liquid crystal display device of the fourth embodiment will be explained.

[0088] First, the gate lines 32, the gate insulation films 35, the signal lines 16, the pixel electrodes 28, the TFTs 17, etc, are formed on the glass substrate 33 of the array substrate 10 in the same way as in the first embodiment.

[0089] Next, the regions other than the source electrode 27 on the array substrate 10 are masked with a positive type resist having a thickness of 5 microns, and the substrate is placed

into a plating bath containing Al ions for plating. Next, the positive type resist is peeled, and the circular cylindrical pillar 42 made of Al and having a height of 5 microns and a diameter of 20 microns is formed on the source electrode 27.

The silicon oxide protective layer 25 having a thickness of 800 angstroms is formed on the TFT 17.

[0090] As to the opposing substrate 12, on the other hand, the color filter 22 and the transparent opposing electrodes 23 made of ITO are laminated on the entire surface of the glass substrate 21. Soluble polyimide ("AL-3046", a product of Nippon Synthetic Rubber Co.) is printed on the array substrate 10 on which the TFT 17 and the pillar 42 are formed, and on the opposing substrate 12 on which the color filter 22 and the opposing substrate 23 are formed. After being fired at 80°C for one minute using a hot plate, the substrates are fired at 180°C for 30 minutes in a N<sub>2</sub> oven to evaporate the solvent. The thickness of the resulting polyimide is 180 angstroms. The polyimide film is rubbed, giving the orientation films 24 and 20.

[0091] In order to conduct the sufficient orientation treatment even to the peripheral portion of the pillar 42, a nylon cloth having a hair tip diameter of 0.1 to 10 μ is used for the rubbing cloth. Next, an epoxy type sealant containing fibers having a diameter of 5 μm in mixture is applied to the peripheral portion of the glass substrate 21 of the opposing substrate

12, and the opposing substrate 12 is so arranged as to oppose the array substrate 10. After being positioned correctly, these substrates are placed into an oven and heated at 160°C for 3 hours while they are being pressed. In consequence, the sealant is completely cured and the array substrate 10 and the opposing substrate 12 are bonded.

[0092] Under this state, the polyimide orientation films 24 and 20 are interposed between the pillar 42 formed on the source electrode 27 of each TFT 17 of the array substrate 10 and the opposing electrode 23 of the opposing substrate 12. Since polyimide is dielectric, the laminate comprising the source electrode 27, the pillar 42 and the polyimide orientation films 24 and 22 constitutes the pillar spacer 40 having the auxiliary capacitor function.

[0093] In this embodiment, each pillar spacer 40 is a circular cylinder having a diameter of 20 microns and constitutes a capacitor having a capacity of 0.4 pF. Finally, a chiral nematic liquid crystal material is charged into the cell gap between the array substrate 10 and the opposing substrate 12, and a TN liquid crystal display device having a length across corners of 9 inches is completed.

[0094] In the liquid crystal display device fabricated as described above, the pillar spacer is disposed between the source electrode of each TFT and the opposing electrode. The pillar spacer keeps uniform the cell gap between the array

substrate and the opposing substrate and functions also as the auxiliary capacitor. Therefore, this embodiment can exhibit the same function and effect as that of the first embodiment.

[0095] In the fourth embodiment, the pillar 42 of each pillar spacer 40 is formed directly on the source electrode 27 of each TFT 17. Therefore, it can be positioned highly accurately to the source electrode. Consequently, the drop of the aperture ratio resulting from the pillar spacer can be further reduced, and contrast as well as display quality can be improved.

[0096] Fig. 6 shows a liquid crystal display device according to the fifth embodiment of the present invention. This embodiment is different from the first embodiment in that the pillar 42 of each pillar spacer 40 is fabricated by laminating acrylic resins for forming the color filter, and in that a part of the pixel electrode is extended on and to the TFT, and the pillar spacer is disposed on this extension portion.

[0097] In other words, the pillar 42 of each pillar spacer 40 has the shape of a prism that extends substantially vertically from the inner surface of the color filter 22 formed on the opposing substrate 12. This pillar 42 is formed by serially laminating red, green, blue and black acrylic resins when the color filter 22 is formed. The pillar 42 is covered with the opposing electrode 23 made of ITO and with the polyimide orientation film 20 with the exception of its end on the color filter (22) side.

[0098] On the array substrate (10) side, on the other hand, each pixel electrode 28 made of ITO has an extension portion 28a that extends onto the TFT 17. The extension end of the pillar 42 is positioned above the extension portion 28a of the pixel electrode 28 and keeps contact with the orientation film 24 on the array substrate side through the opposing electrode 23 and the orientation film 20.

[0099] In consequence, the opposing electrode 23 and the polyimide orientation films 20 and 24 are interposed between the extension portion 28a of the pixel electrode 28 positioned on the TFT 17 and the pillar 42 on the opposing substrate 12. Since polyimide is dielectric, the laminate comprising the extension portion 28a of the pixel electrode 28, the polyimide orientation films 20 and 24 and the pillar 42 constitutes the pillar spacer 40 having the auxiliary capacitor function.

[0100] Incidentally, the rest of the constructions of this liquid crystal display device are exactly same as those of the first embodiment. The same reference numeral is assigned to the same portion, and its detailed explanation will be omitted. Next, a method of producing the liquid crystal display device of the fifth embodiment having the construction described above will be explained.

[0101] First, the gate electrodes 32, the gate insulation films 35, the signal lines 16, the TFTs 17, etc, are formed on the glass substrate 33 of the array substrate 10 in the same way

as in the first embodiment. Next, the silicon oxide protective layer 25 having a thickness of 800 angstroms is formed on each TFT 17.

[0102] Next, the pixel electrode 28 made of ITO is formed on the gate insulation film 35. In this instance, a part of the pixel electrode 28 is extended onto the TFT 17, constituting the extension portion 28a. As to the opposing substrate 12, on the other hand, the color filter 22 is formed on the glass substrate 21. In this case, first, an acrylic resist containing a red pigment dispersed therein is applied to the glass substrate 21, and ultra-violet rays are radiated to the portions where the red color filter and the pillar spacer 40 are to be formed. The acrylic resist is developed by using an organic alkali type developing solution, and the resist of the non-exposed portions is removed.

[0103] A red pattern is formed on the glass substrate 21 in this way. Subsequently, green, blue and black patterns are formed similarly and serially on the glass substrate 21, giving the color filter 22 containing a black matrix.

[0104] Red, green, blue and black acrylic resins are serially laminated on the portions where the pillar spacers are to be fabricated, forming the trapezoidal pillars 42 each having a height of 3.5 microns. Thereafter, the ITO film is sputtered on the color filter 22 and on the pillars 42 to give the opposing electrodes 23.

[0105] Subsequently, soluble polyimide ("AL-1051", a product of Nippon Synthetic Rubber Co.) is printed as the orientation films 24 and 20 on the array substrate 10, on which the TFTs 17 are formed, and on the opposing substrate 12, on which the color filter 22, the opposing electrodes 23 and the pillars 42 are formed. After the substrate assembly is fired at 80°C for one minute using a hot plate, it is heated further in a N<sub>2</sub> oven at 180°C for 30 minutes to evaporate the solvent. The thickness of the resulting polyimide is 500 angstroms. Thereafter, the polyimide film is rubbed to give the orientation films 24 and 20.

[0106] After an epoxy type sealant containing fibers having a diameter of 5 μm in mixture is applied to the peripheral portion of the glass substrate 21 of the opposing substrate 12, the opposing substrate 12 is so arranged as to oppose the array substrate 10. After being positioned correctly, the two substrates are placed into an oven and heated at 160°C for 2 hours while they are being pressed. In this way, the sealant is completely cured, and the array substrate 10 and the opposing substrate 12 are bonded.

[0107] Under this state, the opposing electrode 23 and the polyimide orientation films 24 and 20 are interposed between the extension portion 28a of the pixel electrode 28 formed on each TFT 17 of the array substrate 10 and the pillar 42 on the opposing substrate 12. Since polyimide is dielectric, the

laminate comprising the extension portion 28a, the polyimide orientation films 24 and 20 and the pillar 42 constitutes the pillar spacer 40 having the auxiliary capacitor function.

[0108] In this embodiment, each pillar spacer 40 has the shape of a prism having a length of 15  $\mu$ , a width of 15  $\mu$  and a height of 3.5  $\mu$ , and constitutes a capacitor having a capacitance of 0.1 pF. Finally, a chiral nematic liquid crystal material is charged into the cell gap between the array substrate 10 and the opposing substrate 12, and a TN liquid crystal display device having a length across corners of 9 inches is completed.

[0109] In the liquid crystal display device having the construction described above, each pillar spacer is disposed between the extension portion of the pixel electrode extending on each TFT 17 and the opposing electrode. These pillar spacers keep uniform the cell gap between the array substrate and the opposing substrate and function also as the auxiliary capacitor. Because the pillar spacers are disposed on the TFTs that are the non-display regions, this embodiment has the same function and effect as that of the first embodiment.

[0110] According to the fifth embodiment, further, the pillar 42 of each pillar spacer 40 is formed simultaneously with the formation of the color filter. Therefore, an independent plating step for forming the pillar is not necessary, but productivity can be improved.

[0111] In the fifth embodiment, the pillar 42 of the pillar

spacer 40 need not particularly limited to the laminate of the color filter materials, but may be constituted by the conductors, such as siloxane, containing the carbon particles in the same way as in the first or third embodiment.

[0112] The present invention is not particularly limited to the foregoing embodiments but can be changed or modified in various ways without departing from the scope of the invention. For example, the switching device uses the thin film transistor in the foregoing embodiments, but other switching devices such as a thin film diode may be employed.

[0113]

[Effect of the Invention] As described above in detail, the present invention arranges each pillar spacer, which functions as the auxiliary capacitor for holding the voltage applied to the pixel electrode, on the switching device. Therefore, the present invention can provide economically the liquid crystal display device that can keep uniform the cell gap even when any external force is imparted thereto, has a high aperture ratio and high contrast and has excellent display quality.

[Brief Description of the Drawings]

[Fig. 1] Fig. 1 is a plan view showing an array substrate of a liquid crystal display device according to the first embodiment of the present invention.

[Fig. 2] Fig. 2 is a sectional view of the liquid crystal display device according to the first embodiment.

[Fig. 3] Fig. 3 is sectional view showing a liquid crystal device according to the second embodiment of the present invention.

[Fig. 4] Fig. 4 is a sectional view of a liquid crystal display device according to the third embodiment of the present invention.

[Fig. 5] Fig. 5 is a sectional view of a liquid crystal display device according to the fourth embodiment of the present invention.

[Fig. 6] Fig. 6 is a sectional view of a liquid crystal display device according to the fifth embodiment of the present invention.

[Description of Reference Numerals]

- 10: array substrate
- 12: opposing substrate
- 14: liquid crystal
- 16: signal line
- 17: thin film transistor
- 20, 24: orientation film
- 22: color filter
- 23: opposing electrode
- 25: protective film
- 26: drain electrode
- 27: source electrode
- 28: pixel electrode

- 28a: extension portion
- 30: channel protective film
- 32: gate line
- 35: gate insulation film
- 40: pillar spacer
- 42: pillar